

УДК 681.03

**МОДУЛЯРНЫЙ МУЛЬТИНЕЙРОПРОЦЕССОР
ДЛЯ АСУТП НЕФТЕГАЗОВОГО КОМПЛЕКСА**

Тынчеров К.Т.

*Филиал Уфимского государственного нефтяного
технического университета в г. Октябрьском
e-mail: bilka77@mail.ru*

Аннотация. *Статья посвящена исследованию проблем синтеза нового класса процессоров, построенных на основе нейросетевых технологий для перспективной АСУТП нефтегазового комплекса. Предлагаемая структура предназначена для высокоскоростной цифровой обработки сигналов с обеспечением устойчивости к отказам. В качестве вычислительной основы для реализации арифметических операций обосновывается применение математического аппарата модулярной системы вычетов. Использование сочетания модулярных основ системы вычетов и нейроподобной организации процессорных элементов позволяет обеспечить распараллеливание на уровне выполнения логических операций и тем самым значительно увеличить скоростные характеристики вычислительных структурах.*

Ключевые слова: *непозиционная система вычетов, нейросетевые процессоры, нейропроцессорные элементы, самопроверяемые блоки встроенного контроля*

Применение современных способов цифровой обработки сигналов в нефтегазовой отрасли является надежным гарантом повышения эффективности добычи, транспортировки и переработки углеводородов. При этом одним из перспективных и многообещающих путей решения задач сокращения времени обработки информации и повышения надежности вычислительных средств АСУТП нефтегазовых комплексов является применение различных архитектур с параллельной обработкой данных, в том числе и на основе нейросетевых технологий. Искусственные нейронные сети относятся к биокибернетическому направлению в науке, сущность которого заключается в адаптации принципов функционирования природы к методам решения задач искусственного интеллекта. Применение нейросетевых технологий органично вписывается в концепцию интеллектуальной системы автоматизации технологического комплекса (рис. 1) [1].

Для представления и обработки данных в нейросетевых системах могут использоваться как позиционные, так и непозиционные системы счисления. При выполнении арифметических операции над числами, присущая позиционным системам счисления зависимость между разрядами числа, влечет за собой необходимость учета переносов из младших разрядов в старшие. Эта зависимость разрядов в значительной степени затрудняет аппаратное выполнение операций и ограничивает возможности в достижении высокого быстродействия и простоты реализации.

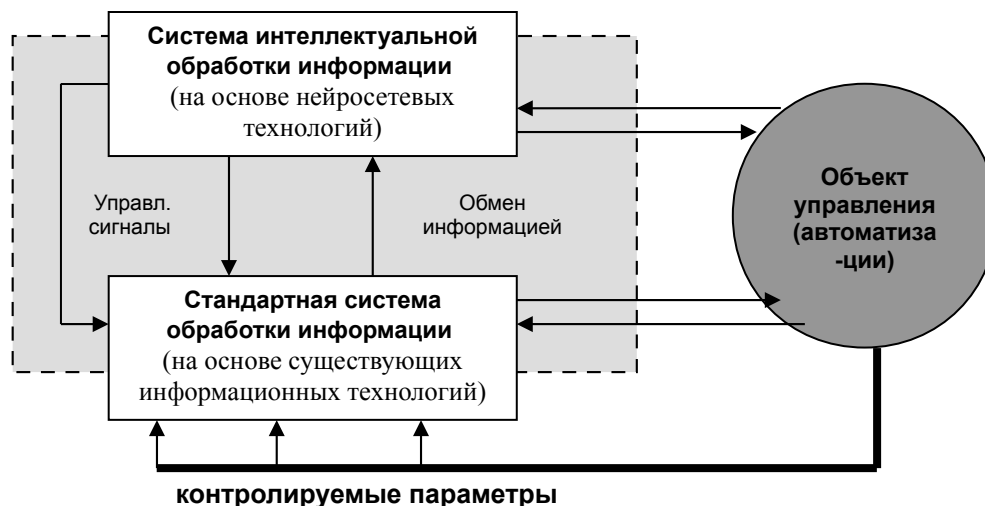


Рис. 1. Структура интеллектуальной системы автоматизации

Преодолеть скоростное ограничение можно за счет использования способов уменьшения времени распространения сигнала переноса. Это осуществляется путем добавления специализированных схем организации переноса или за счет использования системы счисления с отсутствием межразрядных связей в числовом представлении, например, модулярной системы вычетов (СВ) [2].

В модулярной системе вычетов целое положительное число представляется в виде набора (остатков) вычетов по выбранным основаниям

$$A = (\alpha_1, \alpha_2, \dots, \alpha_n), \quad (1)$$

причем образование цифр α_i осуществляется следующим образом:

$$\alpha_i = A - [A/m_i]m_i, \text{ для } i=1, 2, \dots, n, \quad (2)$$

т.е. цифра i -го разряда α числа A есть наименьший неотрицательный вычет от деления A на m_i , где m_i – основания системы счисления. Объем диапазона представимых чисел в этом случае равен

$$M = m_1 m_2 \dots m_n. \quad (3)$$

Если модули m_1, m_2, \dots, m_n попарно просты, то это множество совпадает с классом вычетов в диапазоне M , задаваемых сравнением:

$$A = \sum_{i=0}^n B_i \alpha_i, \quad (4)$$

где B_i – ортогональный базис.

$$B_i = \mu_i M / m_i, \text{ для } i=1, 2, \dots, n, \quad (5)$$

где μ_i – вес ортогонального базиса, целое положительное число. Выражение (4) составляет содержание так называемой *Китайской теоремы об остатках* системы Сун-Цзы. Эта теорема играет фундаментальную роль в процессе разработки модулярных алгоритмов.

Так как при этом различным классам вычетов по модулю m_i соответствуют разные модулярные коды, то в модулярной системе счисления с попарно простыми основаниями однозначно могут быть представлены любые целые числа, входящие в диапазон системы счисления M и образующие полную систему вычетов по модулям m .

Сравнения по одному и тому же модулю можно почленно складывать, вычитать и перемножать, для суммы, разности и произведения целых чисел A и B справедливы следующие соотношения:

$$\begin{aligned} A &\equiv (\alpha_1, \alpha_2, \dots, \alpha_n) \pmod{m_i}; \\ B &\equiv (\beta_1, \beta_2, \dots, \beta_n) \pmod{m_i}. \end{aligned} \quad (6)$$

$$\begin{aligned} (A+B) \pmod{m} &= ((\alpha_1+\beta_1) \pmod{m_1}, (\alpha_2+\beta_2) \pmod{m_2}, \dots, (\alpha_n+\beta_n) \pmod{m_n}); \\ (A-B) \pmod{m} &= ((\alpha_1-\beta_1) \pmod{m_1}, (\alpha_2-\beta_2) \pmod{m_2}, \dots, (\alpha_n-\beta_n) \pmod{m_n}); \\ (A \times B) \pmod{m} &= ((\alpha_1 \times \beta_1) \pmod{m_1}, (\alpha_2 \times \beta_2) \pmod{m_2}, \dots, (\alpha_n \times \beta_n) \pmod{m_n}). \end{aligned} \quad (7)$$

Кроме того, если A нацело делится на B , причем $(\beta_i, m_i) = 1$, для всех $i = 1, 2, \dots, n$, то

$$(A/B) \pmod{m} = ((\alpha_1/\beta_1) \pmod{m_1}, (\alpha_2/\beta_2) \pmod{m_2}, \dots, (\alpha_n/\beta_n) \pmod{m_n}) \quad [2].$$

Таким образом, видно, что выполнение арифметических операций в СВ производится независимо по каждому модулю, что и указывает на параллелизм данной системы.

Значит, для организации высокоскоростных параллельных вычислений вполне естественным является выбор системы счисления с параллельной структурой, то есть системы, для которой межразрядные связи при выполнении арифметических операций отсутствуют. Именно такой системой счисления является система вычетов. Следовательно, с точки зрения совместимости с нейронной организацией вычислений система вычетов обладает уникальными возможностями. И действительно, если количество синапсов в нейронной сети согласовать с количеством оснований системы вычетов, то нейронная сеть становится натуральным представлением модулярной системы вычетов [3].

На основании вычислительной модели СВ, главным оператором которой является оператор извлечения отдельных разрядов двоичного представления преобразуемого числа, могут быть построены многослойные подсети.

Структура подсети показана на рис. 2, где синаптические веса для z_i равны $w_i \equiv \left\lfloor 2^i \right\rfloor_{m_i}$, $i = 0, 1, \dots, n-1$.

Организация подсети имеет два слоя: сборный и вычислительный. Сборный слой используется для сбора входов, принадлежащих одному двоичному разряду входных источников. Здесь результат операций преобразования двоичного числа в вычет, умножения, сложения, вычисляемых при помощи непозиционной

нейронной сети, является функцией суммы взвешенных входных разрядов. Вычислительный слой реализует вычислительную модель (5).

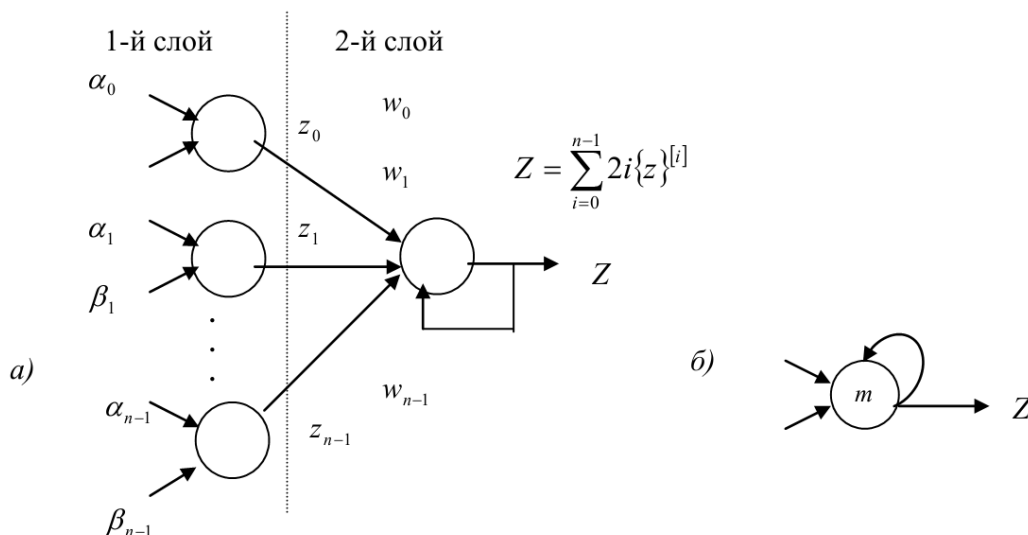


Рис. 2. Структура подсети (а) и ее символическое обозначение (б)

μ_i выбирается из сравнения: $\frac{\mu_i M}{m_i} \equiv 1 \pmod{m_i}$ или $\frac{\mu_i M}{m_i} = c_i m_i + 1$, где c_i – целое положительное число. Для определения величины μ_i вводится обозначение $M_i = \frac{M}{m_i}$. Так как M_i составлено из множителей взаимно простых с m_i , то M_i не будет делиться нацело на m_i . В результате получается некоторый остаток, который можно обозначить как δ_i , тогда в соответствии с (5) μ_i определяется решением уравнения

$$\mu_i \delta_i \equiv 1 \pmod{m_i}. \quad (8)$$

Арифметика переменных величин определяется операциями кольца \otimes, \oplus и комбинациями этих операций (кодирование и декодирование), где, по крайней мере, один из входов является переменной величиной.

Вычислительная операция приближается к принципу работы системы с обратной связью, которая выполняет операцию по модулю с представлением результата в двоичном виде. Тогда для него можно записать

$$Z = \sum_{i=0}^{n-1} 2^i \{z\}^{[i]}, \quad (9)$$

где $\{z\}^{[i]}$ – оператор извлечения i -го разряда двоичного представления Z .

Результат вычисления определяется положительной логикой. Конечный результат непозиционной нейросети всегда будет иметь устойчивую форму [4].

На основе рассмотренных моделей синтезирована модель векторной структуры модулярного мультинейрокомпьютера с одним потоком команд и многими потоками данных на основе использования RISC технологии (рис. 3).

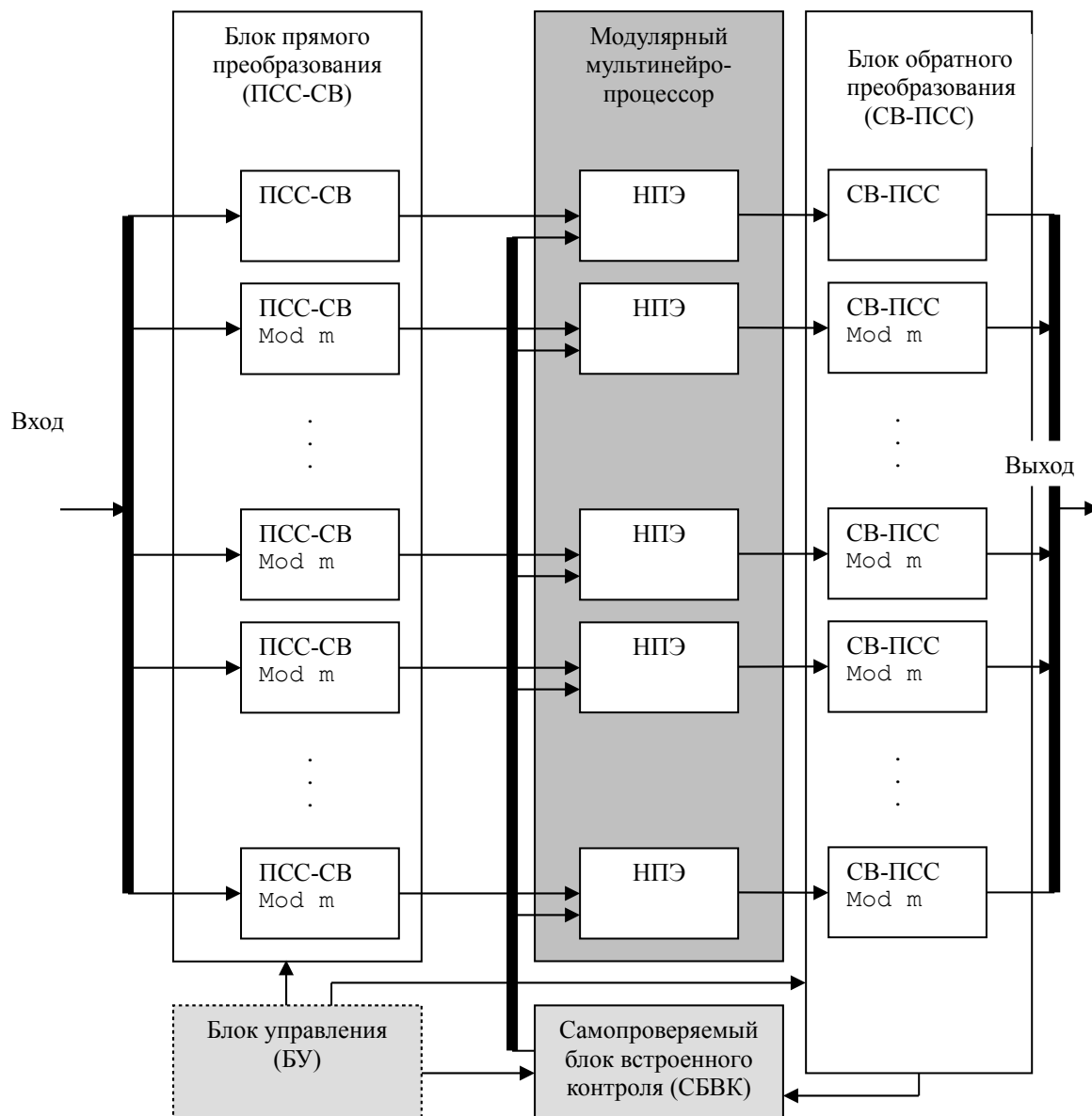


Рис. 3. Обобщенная структура модулярного мультинейропроцессора

Высокоскоростная цифровая обработка сигналов выполняется собственно в нейропроцессорных элементах (НПЭ) по каждому из модулей m_i системы вычетов. Для прямого и обратного преобразования обрабатываемой информации служат блоки ПСС-СВ и СВ-ПСС, реализующие немодульные процедуры.

Система может стабилизироваться до ошибочного представления в случае переполнения диапазона. Возникающие ошибки могут быть исправлены в само-

проверяемом блоке встроенного контроля (СБВК). СБВК выполняет функции контроля и диагностики, а также осуществляет реконфигурацию в случае отказа части рабочих каналов. При этом происходит перераспределение рабочих каналов, и процессор продолжает выполнять свои задачи. С целью обеспечения функций обнаружения и исправления, возникающих в процессе работы ошибок, вводятся дополнительные (избыточные) модули.

Заключение

Проведенные исследования показали, что схемные затраты, необходимые на реализацию вычислительной системы на базе программируемых логических интегральных схем Xilinx, построенной на основе модулярного мультинейропроцессора, составляют 89 процентов от аппаратных затрат на аналогичное многопроцессорное позиционное устройство. Применение системы вычетов позволяет повысить скорость обработки данных более чем в 1,16 раза по сравнению с быстрыми алгоритмами обработки сигналов, в позиционной системе счисления.

Литература

1. Аиткулов Ф.Ф., Зозуля Ю.И., Муравский А.К. Развитие концепции интегрированной системы управления технологическим комплексом транспорта нефти // Автоматизация, телемеханизация и связь в нефтяной промышленности. 2003. № 11. С. 6 - 8.
2. Акушский И.Я., Юдицкий Д.И. Машинная арифметика в остаточных классах. М.: Советское радио, 1986. 440 с.
3. Тынчеров К.Т. Отказоустойчивые модулярные структуры в базисе нейронных сетей. СПб: Лань, 2007. 245 с.
4. Червяков Н.И., Шапошников А.В., Сахнюк П.А. Модель и структура нейронной сети для реализации арифметики системы остаточных классов // Нейрокомпьютеры: разработка и применение. 2001. № 10. С. 6 - 12.

**MODULAR NEUROPROCESSOR
FOR AUTOMATIC PROCESS CONTROL SYSTEM
IN GAS-OIL COMPLEX**

K.T. Tyncherov

Oktyabrsky Branch of Ufa State Petroleum Technological University
Oktyabrsky, Russia, e-mail: bilka77@mail.ru

Abstract. *The article is devoted to the investigation of the problem of synthesis of the new class of modular processors, based on neuronet technologies, for perspective Automatic Process Control System controllers in oil-gas complex. Suggested structure is intended for high speed digital signal processing with fail-safe feature. As a computational framework for the implementation of arithmetic operations using the mathematical device of the modular system of deductions is proved. Usage of combination of modular framework residue system and the organization of neural processing elements allows to insure parallelization at the level of implementation of logical operations and thus greatly increase the speed performance of computational structures.*

Keywords: *non-positional deduction system, neuronet processors, neuroprocessor elements, self checking built-in control blocks*

References

1. Aitkulov F.F., Zozulya Yu.I., Muravskii A.K. Razvitie kontseptsii integrirovannoi sistemy upravleniya tekhnologicheskim kompleksom transporta nefiti (The concept development for oil transportation integrated control system), *Avtomatizatsiya, telemekhanizatsiya i svyaz' v neftyanoi promyshlennosti*, 2003, Issue 11, pp. 6 - 8.
2. Akushskii I.Ya., Yuditskii D.I. Mashinnaya arifmetika v ostatochnykh klassakh (Machine arithmetic in residual classes). Moscow: Sovetskoe radio, 1986. 440 p.
3. Tyncherov K.T. Otkazoustoichivye modulyarnye struktury v bazise neuronnykh setei (Fault-tolerant modular structures in the neural networks basis). Spb., Lan', 2007. 245 p.
4. Chervyakov N.I., Shaposhnikov A.V., Sakhnyuk P.A. Model' i struktura neuronnoi seti dlya realizatsii arifmetiki sistemy ostatochnykh klassov // *Neirokomp'yutery: razrabotka i primeneniye* (The model and the structure of a neural network to implement a system of arithmetic residual classes), *Neirokomp'yutery: razrabotka i primeneniye*, 2001, Issue 10, pp. 6 - 12.